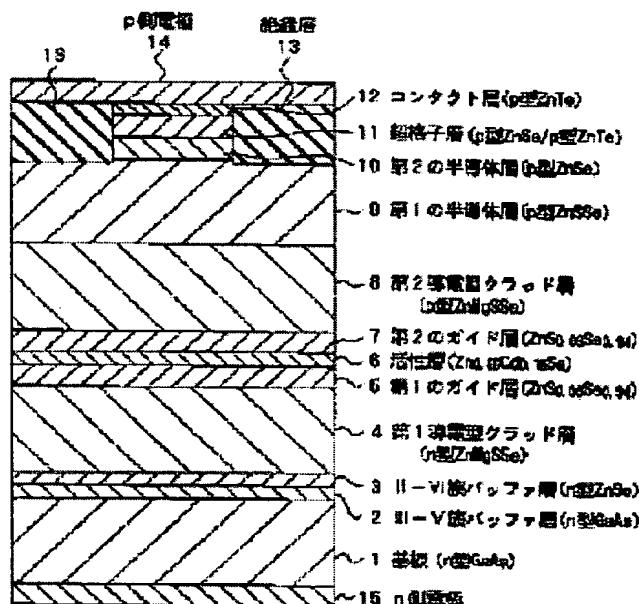


SEMICONDUCTOR LIGHT-EMITTING ELEMENT**Publication number:** JP11145565**Publication date:** 1999-05-28**Inventor:** NAKANO KAZUSHI; OKUYAMA HIROYUKI; TODA ATSUSHI**Applicant:** SONY CORP**Classification:****- international:** H01L33/00; H01S5/00; H01L33/00; H01S5/00; (IPC1-7): H01S3/18; H01L33/00**- European:****Application number:** JP19970310704 19971112**Priority number(s):** JP19970310704 19971112**Report a data error here****Abstract of JP11145565**

PROBLEM TO BE SOLVED: To provide a semiconductor light-emitting element, which is stable in characteristics and stable with longer life by preventing a p-type impurity from diffusing. **SOLUTION:** On a substrate 1, with a III-V group buffer layer 2, an n-type conductive layer (a II-VI group buffer layer 3, a first conductive clad layer 4), a first guide layer 5, an active layer 6, a second guide layer 7, and a p-type conductive layer (a second conductive clad layer 8, a first semiconductor layer 9, a second semiconductor layer 10, a superlattice layer 11, and a contact layer 12) are successively laminated. The n-type conductive layer is added with Cl as n-type impurity. The p-type conductive layer is added with an I-group element which is, at least one kind from among K, Rb, and Cs, as p-type impurity. Since the p-type impurity occupies a lattice position of a II-group element, diffusion is made hard to take place under electrification, with no change in p-n junction position.



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-145565

(43)Date of publication of application : 28.05.1999

(51)Int.Cl.

H01S 3/18
H01L 33/00

(21)Application number : 09-310704

(22)Date of filing : 12.11.1997

(71)Applicant : SONY CORP

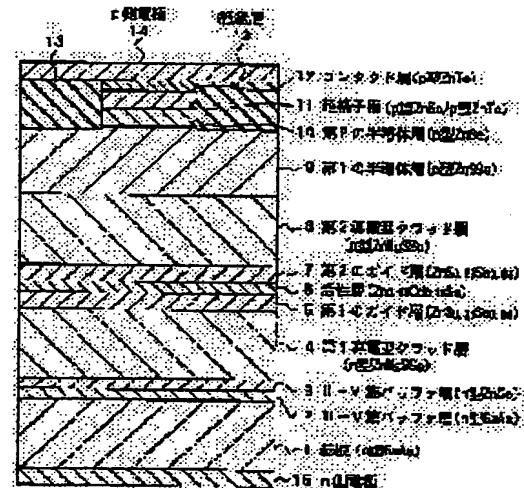
(72)Inventor : NAKANO KAZUSHI
OKUYAMA HIROYUKI
TODA ATSUSHI

(54) SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor light-emitting element, which is stable in characteristics and stable with longer life by preventing a p-type impurity from diffusing.

SOLUTION: On a substrate 1, with a III-V group buffer layer 2, an n-type conductive layer (a II-VI group buffer layer 3, a first conductive clad layer 4), a first guide layer 5, an active layer 6, a second guide layer 7, and a p-type conductive layer (a second conductive clad layer 8, a first semiconductor layer 9, a second semiconductor layer 10, a superlattice layer 11, and a contact layer 12) are successively laminated. The n-type conductive layer is added with Cl as n-type impurity. The p-type conductive layer is added with an I-group element which is, at least one kind from among K, Rb, and Cs, as p-type impurity. Since the p-type impurity occupies a lattice position of a II-group element, diffusion is made hard to take place under electrification, with no change in p-n junction position.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-145565

(43)公開日 平成11年(1999)5月28日

(51)Int.Cl.⁶
H 01 S 3/18
H 01 L 33/00

識別記号

F I
H 01 S 3/18
H 01 L 33/00

D

審査請求 未請求 請求項の数2 OL (全7頁)

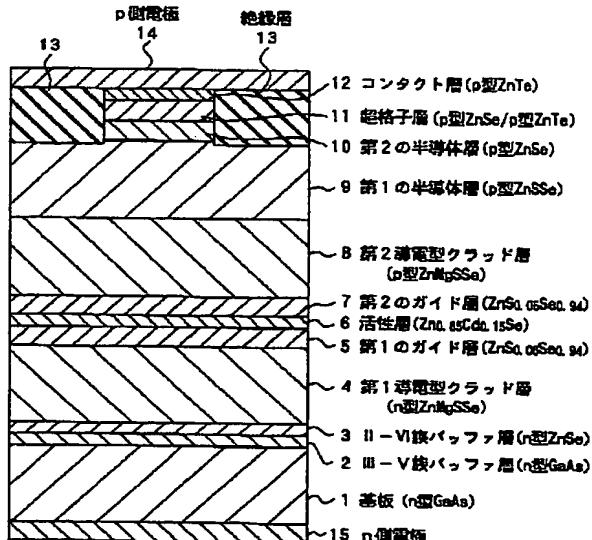
(21)出願番号 特願平9-310704
(22)出願日 平成9年(1997)11月12日(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 中野一志
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(72)発明者 奥山浩之
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(72)発明者 戸田淳
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(74)代理人 弁理士 藤島洋一郎

(54)【発明の名称】 半導体発光素子

(57)【要約】

【課題】 p型不純物の拡散を防止することにより特性を安定させかつ寿命を延長させることができる半導体発光素子を提供する。

【解決手段】 基板1の上にII-V族バッファ層2を介してn型導電層(II-VI族バッファ層3、第1導電型クラッド層4)、第1のガイド層5、活性層6、第2のガイド層7、p型導電層(第2導電型クラッド層8、第1の半導体層9、第2の半導体層10)、超格子層11、コンタクト層12を順次積層する。n型導電層にはn型不純物としてC1を添加する。p型導電層にはp型不純物としてK、RbおよびCsからなる群のうちの少なくとも1種のI族元素を添加する。p型不純物はII族元素の格子位置を占有しているので、通電しても拡散が生じにくく、pn接合位置が変化しない。



【特許請求の範囲】

【請求項1】 亜鉛 (Zn), マグネシウム (Mg), ベリリウム (Be), カドミウム (Cd), マンガン (Mn) および水銀 (Hg) からなる群のうちの少なくとも1種のII族元素と、酸素 (O), 硫黄 (S), セレン (Se) およびテルル (Te) からなる群のうちの少なくとも1種のVI族元素とを含むII-VI族化合物半導体よりそれぞれなるn型導電層、活性層およびp型導電層を備えた半導体発光素子であって、前記p型導電層の少なくとも一部に含まれるp型不純物は、カリウム (K), ルビジウム (Rb) およびセシウム (Cs) からなる群のうちの少なくとも1種のI族元素であることを特徴とする半導体発光素子。

【請求項2】 前記p型導電層のうちp型クラッド層に該当する部分に含まれるp型不純物は前記I族元素であることを特徴とする請求項1記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、II-VI族化合物半導体よりそれぞれなるp型導電層、活性層およびn型導電層を備えた半導体発光素子に関する。

【0002】

【従来の技術】 近年、光を利用した各種技術分野においては、例えば、光ディスクや光磁気ディスクに対する記録・再生の高密度化および高解像度化の要求が高まっている。また、高輝度ディスプレーディスプレイ装置、低損失光ファイバ通信装置さらにはDNAあるいは特定化学物質の光学式解析装置などの開発の気運も高まっている。そこで、これらの光源として緑色ないしは青色で発光可能な半導体発光素子の開発が求められている。

【0003】 このように緑色ないしは青色で発光可能な半導体素子を構成する材料としては、II族元素の亜鉛 (Zn), マグネシウム (Mg), ベリリウム (Be), カドミウム (Cd), 水銀 (Hg) およびマンガン (Mn) のうち少なくとも1種とVI族元素の酸素 (O), 硫黄 (S), セレン (Se), テルル (Te) のうち少なくとも1種とからなるII-VI族化合物半導体が有望である。特に、ZnMgSSe混晶は、結晶性に優れかつ入手が容易なGaAsやZnSeよりも基板に対して格子整合させることができるので、半導体発光素子のガイド層やクラッド層を構成する材料として知られている（例えば、Electronics Letters 28(1992) p.1798）。

【0004】 そこで、従来は、例えば、GaAsよりも基板の上にII-VI族化合物半導体よりそれぞれなるn型クラッド層、活性層およびp型クラッド層などを順次積層して半導体発光素子を構成していた。ここで、n型クラッド層などのn型導電層には例えば塩素 (Cl) をn型不純物として添加し、p型クラッド層などのp型導電層には例えば窒素 (N) をp型不純物として添

加していた。

【0005】 ところで、このようなII-VI族化合物半導体よりなる半導体発光素子の寿命を決める要因としては格子欠陥が第1に挙げられる。特に、GaAsよりも基板とII-VI族化合物半導体層との界面で生ずる積層欠陥は、活性層における非発光再結合中心の増殖に大きな影響を与える。そのため、これまで主として基板とII-VI族化合物半導体層との界面における欠陥の低減に努力が払われてきた。その結果、基板の上に

10 GaAsよりもバッファ層を形成して基板とII-VI族化合物半導体層との界面を平坦化することにより、積層欠陥密度を $1 \times 10^4 \text{ cm}^{-2}$ にまで低減することができるようになった (Jpn. J. Appl. Phys., vol. 33, p. L938 (1994))。また、それにより室温での連続発振時間 (1mWAPC駆動) を100時間まで延長したとの報告もある (Electron. Lett. vol. 32, p. 552 (1996))。

【0006】

【発明が解決しようとする課題】 しかしながら、従来の半導体発光素子では、積層欠陥に起因する劣化が改善されても、実用化には更なる寿命の延長が必要であるという問題があった。この劣化の原因としては種々考えられるが、従来の半導体発光素子ではp型不純物としてVI族元素の格子位置を占有する窒素を用いていたので、通電すると、負に帯電している窒素はVI族空孔が存在するp型導電層においてp側電極の方へ拡散しやすく、拡散しているおそれがあった。ちなみに、この拡散係数はVI族空孔濃度に比例する。よって、それによりpn接合位置が移動してしまい、活性層へのキャリアの注入効率が低下し、閾値電流値が高くなり寿命が短くなると考えられる。

【0007】 本発明はかかる問題点に鑑みてなされたもので、その目的は、p型不純物の拡散を防止することにより、特性を安定させかつ寿命を延長させることができる半導体発光素子を提供することにある。

【0008】

【課題を解決するための手段】 本発明による半導体発光素子は、亜鉛、マグネシウム、ベリリウム、カドミウム、マンガンおよび水銀からなる群のうちの少なくとも1種のII族元素と、酸素、硫黄、セレンおよびテルルからなる群のうちの少なくとも1種のVI族元素とを含むII-VI族化合物半導体よりそれぞれなるn型導電層、活性層、p型導電層を備えたものであって、p型導電層の少なくとも一部に含まれるp型不純物は、カリウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素であるものである。

【0009】 本発明による半導体発光素子では、p型導電層とn型導電層との間に電圧が印加されると、活性層に電流が注入され発光が起こる。ここでは、p型導電層の少なくとも一部に含まれるp型不純物がカリウム、ル

ビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素となっているので、p型導電層の一部においてp型不純物はII族元素の格子位置を占有している。よって、p型不純物は電圧を印加してもVI族空孔が存在するp型導電層において拡散しにくい。従って、pn接合位置は変化せず、活性層6へのキャリアの注入効率も変化しない。

【0010】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0011】(第1の実施の形態) 図1は本発明の第1の実施の形態に係る半導体発光素子の構成を表すものである。この半導体発光素子は、基板1の一面側に、II-I-V族バッファ層2を介して、II-VI族化合物半導体よりそれぞれなるII-VI族バッファ層3、第1導電型クラッド層4、第1のガイド層5、活性層6、第2のガイド層7、第2導電型クラッド層8が順次積層されている。

【0012】基板1は、例えば、積層方向における厚さ(以下、単に厚さという)が100~350μmであり、n型不純物としてケイ素(Si)を添加したn型GaAsにより構成されている。II-I-V族バッファ層2は、例えば、厚さが20nmであり、n型不純物としてケイ素を添加したn型GaAsにより構成されている。

【0013】II-VI族バッファ層3は、例えば、厚さが20nmであり、n型不純物を添加したn型ZnSeにより構成されている。そのキャリア濃度は、例えば $1 \times 10^{18} \text{ cm}^{-3}$ である。第1導電型クラッド層4は、例えば、厚さが700nmであり、n型不純物を添加したn型ZnMgSSe混晶により構成されている。そのキャリア濃度は、例えば $3 \times 10^{17} \text{ cm}^{-3}$ である。

【0014】第1のガイド層5は、例えば、厚さが60nmであり、n型不純物を添加したあるいは不純物を添加しないZnSSe混晶により構成されている。このZnSSe混晶のVI族元素における組成比は例えばモル%で硫黄が6%，セレンが94%であり、格子定数が基板1を構成するGaAsの格子定数に整合されている。また、第1のガイド層5をn型不純物を添加したn型ZnSSe混晶により構成する場合、そのキャリア濃度は例えば $1 \times 10^{17} \text{ cm}^{-3}$ である。

【0015】活性層6は、例えば、厚さが6~12nmの单一量子井戸構造を有したZnCdSe混晶により構成されている。このZnCdSe混晶のII族元素における組成比は例えばモル%で亜鉛が85%，カドミウムが15%となっている。

【0016】第2のガイド層7は、例えば、厚さが60nmであり、p型不純物を添加したあるいは不純物を添加しないZnSSe混晶により構成されている。このZnSSe混晶のVI族元素における組成比は例えばモル%

%で硫黄が6%，セレンが94%である。また、第2のガイド層7をp型不純物を添加したp型ZnSSe混晶により構成する場合、そのキャリア濃度は例えば $1 \times 10^{17} \text{ cm}^{-3}$ である。第2導電型クラッド層8は、例えば、厚さが500nmであり、p型不純物を添加したp型ZnMgSSe混晶により構成されている。そのキャリア濃度は例えば $1 \times 10^{17} \text{ cm}^{-3}$ である。

【0017】すなわち、この半導体発光素子では、II-VI族バッファ層3、第1導電型クラッド層4および

10 場合によって第1のガイド層5がn型導電層であり、第2導電型クラッド層8および場合によって第2のガイド層7がp型導電層となっている。ここで、n型導電層にはn型不純物として例え塩素(C1)が添加されており、p型導電層にはp型不純物としてカリウム(K)，ルビジウム(Rb)およびセシウム(Cs)からなる群のうちの少なくとも1種のI族元素が添加されている。これらのI族元素をp型不純物として添加すれば、通電しても拡散が生じにくいかからである。

【0018】また、第2導電型クラッド層8の上(すなわち第2のガイド層7と反対側)には、p側電極と良好なオーミックコンタクトをとるための各層、すなわちII-VI族化合物半導体よりそれぞれなる第1の半導体層9、第2の半導体層10、超格子層11およびコンタクト層12が順次積層されている。ちなみに、これら第1の半導体層9、第2の半導体層10、超格子層11およびコンタクト層12も、p型不純物としてカリウム(K)，ルビジウム(Rb)およびセシウム(Cs)からなる群のうちの少なくとも1種のI族元素をそれぞれ添加したp型導電層となっている。

30 【0019】第1の半導体層9は、例えば、厚さが500nmであり、p型不純物を添加したp型ZnSSe混晶により構成されている。そのキャリア濃度は例えば $5 \times 10^{17} \text{ cm}^{-3}$ である。第2の半導体層10は、例えば、厚さが100nmであり、p型不純物を添加したp型ZnSeにより構成されている。そのキャリア濃度は例えば $1 \times 10^{18} \text{ cm}^{-3}$ である。

【0020】超格子層11は、p型不純物を添加したp型ZnSeとp型不純物を添加したp型ZnTeとが交互に積層された構造となっている。コンタクト層12は、例えば、厚さが10nmであり、p型不純物を添加したp型ZnTeにより構成されている。そのキャリア濃度は例えば $2 \times 10^{19} \text{ cm}^{-3}$ である。

【0021】また、コンタクト層12、超格子層11および第2の半導体層10は、幅が例えば10μmの帯状となっており、電流狭窄をするようになっている。なお、これらコンタクト層12、超格子層11および第2の半導体層10は、図1においては図面に対して垂直方向に延長されている。コンタクト層12、超格子層11および第2の半導体層10が形成されていない第1の半導体層9のコンタクト層12側の領域には、例えばアルミ

ナ (Al_2O_3) などの絶縁材料よりなる絶縁層13が形成されている。

【0022】絶縁層13およびコンタクト層12の上(すなわち基板1と反対側)にはp側電極14が設けられている。このp側電極14は、例えば、厚さ10nmのパラジウム(Pd)の層と、厚さ100nmの白金(Pt)の層と、厚さ300nmの金(Au)の層とをコンタクト層12の側から順次積層して形成されている。基板1の他面側(すなわちIII-V族バッファ層2と反対側)には例えばインジウム(In)よりなるn側電極15が設けられている。

【0023】また、この半導体発光素子は、図示はしないが、コンタクト層12の長さ方向(すなわち共振器長方向)と垂直な一对の側面に、反射鏡層がそれぞれ設けられている。この反射鏡層は、例えば、アルミナ膜とケイ素膜とが交互に積層された構造を有している。

【0024】このような構成を有する半導体発光素子は、次のようにして製造することができる。

【0025】まず、例えばGaAsよりなる基板1を用意し、他面側(すなわちIII-V族バッファ層2などを成長させる面の反対側)にインジウムなどを蒸着してn側電極15を形成する(n側電極形成工程)。

【0026】次いで、この基板1の一面側(すなわちn側電極15を形成した面の反対側)に、分子線エピタキシー(Molecular Beam Epitaxy; MBE)法により、III-V族バッファ層2、III-V族バッファ層3、第1導電型クラッド層4、第1のガイド層5、活性層6、第2のガイド層7、第2導電型クラッド層8、第1の半導体層9、第2の半導体層10、超格子層11およびコンタクト層12をそれぞれ成長させる(成長工程)。

【0027】図2はここで用いるMBE結晶成長装置の構成を表すものである。このMBE結晶成長装置は、真空蒸着装置の一種であり、図示しない超高真空排気装置にそれぞれ接続された2つの成長室20、30を備えている。この2つの成長室20、30は(ゲートバルブ43を介して)、真空搬送室41および基板導入室42により接続されている。

【0028】一方の成長室20は、III-V族化合物半導体の層を成長させるものであり、内部には基板1を保持するための基板ホルダ21が配設されている。この基板ホルダ21は、図示しないヒータによって加熱することができるようになっている。成長室20には、また、基板1に対向するように複数の粒子線源セル22(例えばクヌーゼンセル(Kセル))が配設されている。各粒子線源セル22の内部には、III-I族元素、V族元素およびn型不純物に応じた原料がそれぞれ個々に充填されている。各粒子線源セル22の照射口近傍にはシャッター23がそれぞれ配設されており、各粒子線の照射を制御するようになっている。

【0029】成長室30は、III-V族化合物半導体の層を成長させるものであり、内部には基板1を保持するための基板ホルダ31が配設されている。この基板ホルダ31は、図示しないヒータによって加熱することができるようになっている。成長室30には、また、基板1に対向するように複数の粒子線源セル32(例えばKセル)が配設されている。各粒子線源セル32の内部には、III族元素、V族元素、n型不純物およびp型不純物に応じた原料がそれぞれ個々に充填されている。各粒子線源セル32の照射口近傍にはシャッター33がそれぞれ配設されており、各粒子線の照射を制御するようになっている。

【0030】すなわち、ここでは、このようなMBE結晶成長装置を用い、n側電極15を形成した基板1を成長室20の基板ホルダ21に取り付け、各粒子線源セル22から適宜のIII-I族元素およびV族元素(例えばガリウムおよび砒素)の各粒子線をn型不純物(例えばケイ素)の粒子線と共にそれぞれ照射して、例えばn型GaAsよりなるIII-V族バッファ層2を成長させる。この時、例えば、ガリウムの原料としてはガリウムを用い、砒素の原料としては砒素を用い、ケイ素の原料としてはケイ素を用いる。

【0031】その後、真空搬送室41を用いて基板1を成長室30に移送し、基板1を成長室30の基板ホルダ31に取り付ける。次いで、各粒子線源セル32から成長させる層に応じて適宜のIII-I族元素およびV族元素の粒子線をそれぞれ照射して、III-V族化合物半導体よりなる各層を成長させる。すなわち、例えば、n型ZnSeよりなるIII-V族バッファ層3、n型ZnMgSSe混晶よりなる第1導電型クラッド層4、n型ZnSSe混晶あるいは不純物を添加していないZnSSe混晶よりなる第1のガイド層5、ZnCdSe混晶よりなる活性層6、p型ZnSSe混晶あるいは不純物を添加していないZnSSe混晶よりなる第2のガイド層7、p型ZnMgSSe混晶よりなる第2導電型クラッド層8、p型ZnSe混晶よりなる第1の半導体層9、p型ZnSeよりなる第2の半導体層10、p型ZnTeとp型ZnSeとよりなる超格子層11およびp型ZnTeよりなるコンタクト層12を順次積層する。

【0032】なお、n型導電層(すなわちIII-V族バッファ層3、第1導電型クラッド層4および場合によって第1のガイド層5)を成長させる際には、適宜のIII-I族元素およびV族元素の各粒子線と共に、n型不純物として例えば塩素の粒子線を粒子線源セル32から照射する。また、p型導電層(すなわち第2導電型クラッド層8、第1の半導体層9、第2の半導体層10、超格子層11、コンタクト層12および場合によって第2のガイド層7)を成長させる際には、適宜のIII-I族元素およびV族元素の各粒子線と共に、p型不純物としてカ

リウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素の粒子線を粒子線源セル32から照射する。

【0033】この時、I I族元素である亜鉛、マグネシウム、カドミウムの各原料としては亜鉛、マグネシウム、カドミウムなどをそれぞれ用い、V I族元素であるセレン、硫黄、テルルの各原料としてはセレン、硫化亜鉛(ZnS)、テルルなどをそれぞれ用いる。また、n型不純物である塩素の原料としては塩化亜鉛($ZnCl_2$)などを用い、p型不純物であるカリウム、ルビジウムおよびセシウムの原料としてはセレン化カリウム(K_2Se)あるいは硫化カリウム(K_2S)あるいは塩化カリウム(KCl)、ルビジウムあるいは塩化ルビジウム($RbCl$)、セシウムあるいは塩化セシウム($CsCl$)などをそれぞれ用いる。

【0034】このようにしてI I-V I族化合物半導体よりなる各層をそれぞれ成長させたのち、コンタクト層12の上に図示しないレジスト膜を塗布し、フォトリソグラフィによって複数の平行な帯状のマスクパターンを形成する。そののち、図示しないレジスト膜をマスクとしてウエットエッチングまたはドライエッチングを行い、コンタクト層12、超格子層11および第2の半導体層10をそれぞれ選択的に除去して複数の平行な帯状とする。次いで、全面(すなわちコンタクト層12などが選択的に除去された第1の半導体層9の上および図示しないレジスト膜の上)にアルミナなどの絶縁材料を蒸着し、図示しないレジスト膜をこのレジスト膜の上に蒸着された絶縁材料と共に除去して(リフトオフ)、絶縁層13を形成する(電流狭窄工程)。

【0035】絶縁層13を形成したのち、コンタクト層12および絶縁層13の上に例えばパラジウム、白金および金を順次蒸着してp側電極14を形成する(p側電極形成工程)。p側電極14を形成したのち、基板1をコンタクト層12の長さ方向(共振器長方向)と垂直に所定の幅(例えば600nm幅)で劈開し、その劈開面に反射鏡層を形成する。そののち、複数形成した帯状の各コンタクト層12の間をその長さ方向と平行に劈開させる(劈開工程)。これにより、図1に示した半導体発光素子が形成される。

【0036】このようにして製造した半導体発光素子は、次のように作用する。

【0037】この半導体発光素子では、n側電極15とp側電極14との間に所定の電圧が印加されると活性層6に電流が注入され、活性層6において電子-正孔再結合により発光が起こる。ここでは、p型導電層(コンタクト層12、超格子層11、第2の半導体層10、第1の半導体層9、第2導電型クラッド層8および場合によって第2のガイド層7)に含まれるp型不純物がカリウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素となっている。よって、p型導電

層においてp型不純物はI I族元素の格子位置を占有している。すなわち、p型不純物は電圧を印加してもV I族空孔が存在するp型導電層において拡散しにくい。従って、p n接合位置は変化せず、活性層6へのキャリアの注入効率も変化しない。

【0038】このように本実施の形態に係る半導体発光素子によれば、p型導電層(コンタクト層12、超格子層11、第2の半導体層10、第1の半導体層9、第2導電型クラッド層8および場合によって第2のガイド層7)に含まれるp型不純物がカリウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素となっているので、通電によるp型不純物の拡散を抑制することができる。よって、p n接合位置が変化することを防止でき、活性層6へのキャリアの注入効率が変化することを防止できる。従って、素子の特性を安定させることができると共に、閾値電流値の上昇も抑制することができ、寿命を長くすることができる。

【0039】(第2の実施の形態)図3は本発明の第2の実施の形態に係る半導体発光素子を表すものである。この第2の実施の形態は、I I-V I族バッファ層3、第1導電型クラッド層4、第1のガイド層5、第2のガイド層7、第2導電型クラッド層8、第1の半導体層9、超格子層12およびコンタクト層12をそれぞれ構成するI I-V I族化合物半導体について、第1の実施の形態と異なる具体的な例を示すものである。よって、ここでは、同一の構成要素には同一の符号を付し、その詳細な説明を省略する。

【0040】ここで、I I-V I族バッファ層3は、例えば、n型不純物を添加したn型 $ZnBeSe$ 混晶あるいはn型 $ZnSe$ により構成されている。第1導電型クラッド層4は、例えば、n型不純物を添加したn型 $ZnMgBeSe$ 混晶により構成されている。第1のガイド層5は、例えば、n型不純物を添加したn型 $ZnBeSe$ 混晶あるいは不純物を添加しない $ZnBeSe$ 混晶により構成されている。なお、これらn型導電層には、第1の実施の形態と同様に、n型不純物として例えば塩素が添加されている。

【0041】第2のガイド層7は、例えば、p型不純物を添加したあるいは不純物を添加しない $ZnBeSe$ 混晶により構成されている。第2導電型クラッド層8は、例えば、p型不純物を添加したp型 $ZnMgBeSe$ 混晶により構成されている。第1の半導体層9は、例えば、p型不純物を添加したp型 $ZnBeSe$ 混晶により構成されている。超格子層11は、例えば、p型不純物を添加したp型 $ZnSe$ とp型不純物を添加したp型 $BeTe$ とを交互に積層した構成とされている。コンタクト層12は、例えば、p型不純物を添加したp型 $BeTe$ により構成されている。なお、これらp型導電層には、第1の実施の形態と同様に、p型不純物としてカリウム、ルビジウムおよびセシウムからなる群のうちの少

なくとも1種のI族元素が添加されている。

【0042】このような構成を有する半導体発光素子は、第1の実施の形態に係る半導体発光素子と同様にして製造することができ、同様に作用する。すなわち、I I-V I族化合物半導体よりそれぞれなる各層の構成を適宜に変化させても、p型導電層に添加するp型不純物をカリウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素とすれば、第1の実施の形態に係る半導体発光素子と同一の効果を得ることができる。

【0043】以上、各実施の形態を挙げて本発明を説明したが、本発明は上記各実施の形態に限定されるものではなく、種々の変形が可能である。例えば、上記各実施の形態においては、I I-V I族バッファ層3、第1導電型クラッド層4、第1のガイド層5、活性層6、第2のガイド層7、第2導電型クラッド層8、第1の半導体層9、第2の半導体層10、超格子層11およびコンタクト層12をそれぞれ構成するI I-V I族化合物半導体について具体的な例を挙げて説明したが、本発明は、他の適宜なI I-V I族化合物半導体（すなわち、亜鉛、マグネシウム、カドミウム、マンガン、水銀およびベリリウムからなる群より選ばれた少なくとも1種のI族元素と、酸素、セレン、硫黄およびテルルからなる群より選ばれた少なくとも1種のV I族元素とを含むI I-V I族化合物半導体）により各層を構成することもできる。

【0044】また、上記各実施の形態においては、p型導電層（すなわち第2導電型クラッド層8、第1の半導体層9、第2の半導体層10、超格子層11、コンタクト層12および場合によって第2のガイド層7）の全体に含まれるp型不純物をカリウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素とするようにしたが、第2導電型クラッド層などp型導電層の一部に含まれるp型不純物のみをこれらのI族元素とするようにしてもよい。

【0045】但し、p型導電層のうち第2導電型クラッド層8に該当する部分、または第2導電型クラッド層8よりも活性層6側に該当する部分については添加するp型不純物をカリウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素とすることが好ましい。p型不純物の拡散によるp n接合位置の変化を有效地に防止することができるからである。

【0046】更に、上記各実施の形態においては、基板1の一面側にn型導電層、活性層6およびp型導電層を順次形成するようにしたが、本発明は、基板の一面側にp型導電層、活性層6およびn型導電層を順次形成する場合も含んでいる。

【0047】加えて、上記各実施の形態においては、活性層6を第1のガイド層5および第2のガイド層7で挟

み、更にそれを第1導電型クラッド層4および第2導電型クラッド層8で挟んだ半導体発光素子について説明したが、本発明は、ガイド層を挿入せずに活性層をクラッド層で挟んだものなど種々の構造を有する半導体発光素子にも適用することができる。

【0048】更にまた、上記各実施の形態においては、帯状としたコンタクト層12などにより電流狭窄を行う場合について説明したが、本発明は、他の構成により電流狭窄を行う場合についても含んでいる。

【0049】加えてまた、上記各実施の形態においては、半導体発光素子として半導体レーザを具体的に挙げて説明したが、本発明は、発光ダイオード（Light Emitting Diode；LED）などの他の半導体発光素子についても適用することができる。

【0050】更にまた、上記各実施の形態においては、固体ソースMBE法により各I I-V I族化合物半導体層を基板1の上にそれぞれ成長させる場合について説明したが、ガスソースMBE法やMOCVD（Metal Organic Chemical Vapor Deposition）法などによりそれぞれ成長させるようにしてもよい。

【発明の効果】以上説明したように本発明に係る半導体発光素子によれば、p型導電層に含まれるp型不純物がカリウム、ルビジウムおよびセシウムからなる群のうちの少なくとも1種のI族元素となっているので、通電によるp型不純物の拡散を抑制することができる。よって、p n接合位置が変化することを防止でき、活性層へのキャリアの注入効率が変化することを防止できる。従って、素子の特性を安定させることができると共に、閾値電流値の上昇も抑制することができ、寿命を長くすることができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る半導体発光素子の構成を表す断面図である。

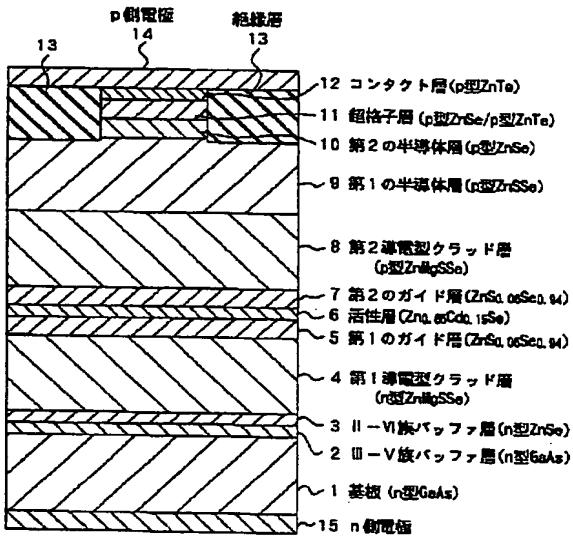
【図2】図1に示した半導体発光素子の製造に用いるMBE結晶成長装置を表す構成図である。

【図3】本発明の第2の実施の形態に係る半導体発光素子の構成を表す断面図である。

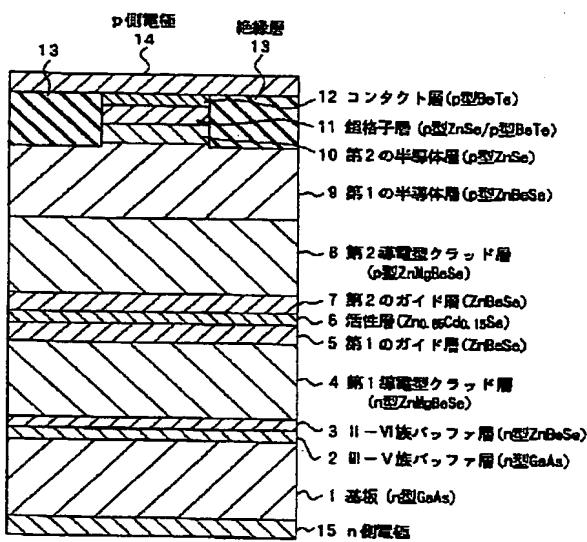
【符号の説明】

40 1…基板、2…I I I-V族バッファ層、3…I I-V I族バッファ層、4…第1導電型クラッド層、5…第1のガイド層、6…活性層、7…第2のガイド層、8…第2導電型クラッド層、9…第1の半導体層、10…第2の半導体層、11…超格子層、12…コンタクト層、13…絶縁層、14…p側電極、15…n側電極、20、30…成長室、21、31…基板ホルダ、22、32…粒子線源セル、23、33…シャッター、41…真空搬送室、42…基板導入室、43…ゲートバルブ

【図1】



【図3】



【図2】

